

3.4.2.1. Circuite logice TTL Schottky

Dioda Schottky

La contactul între metale (de interes pentru circuitele logice Aluminu sau Platina) și semiconductorul de tip n subdopat ($N_D \leq 10^{16} \text{ cm}^{-3}$) se formează o joncțiune cu caracteristicile unei diode.

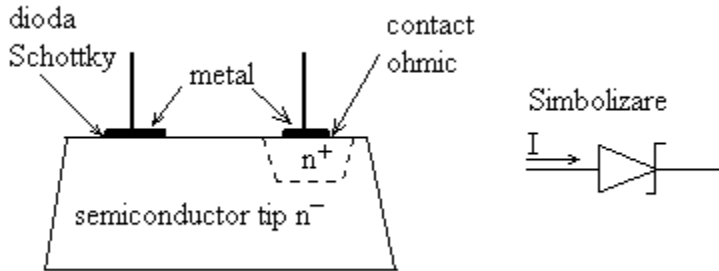


Fig.3.41. Dioda Schottky

Principalul avantaj adus de o astfel de diodă comparativ cu dioda clasică formată la o joncțiune tip p-n, este faptul că, la o polarizare directă, electronii asigură conducția atât în metal cât și în semiconductorul n : cu alte cuvinte, numai purtătorii majoritari contribuie la constituirea curentului. Absența purtătorilor minoritari și deci a sarcinii stocate, face ca, în regim de comutație, timpul de stocare (asociat cu necesitatea de a elimina sarcina minoritară

stocată) să scadă simțitor și prin aceasta duce la creșterea vitezei de comutație a diodei.

Căderea de tensiune pe dioda polarizată direct depinde numai de tipul de metal utilizat și pentru metalele folosite uzual în circuitele logice (preponderent Pt) este de cca. 0,45 – 0,5 V.

Tranzistor Schottky

Un tranzistor Schottky se obține foarte ușor dacă se extinde contactul bazei astfel încât să acopere și o porțiune din colector. Se formează în acest fel o diodă Schottky între metal și semiconductorul n⁻ al colectorului, diodă care din punct de vedere electric este conectată în paralel cu joncțiunea colector-bază.

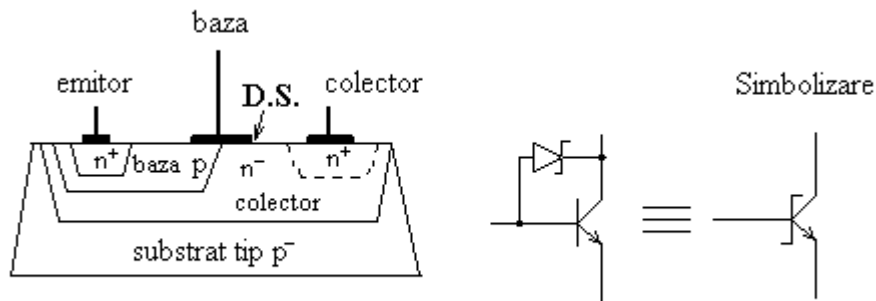


Fig. 3.42. Tranzistor Schottky

Existența acestei diode are un dublu efect:

- Nu permite tranzistorului bipolar să se satureze. Atunci când joncțiunea B-C a tranzistorului devine polarizată direct și se atinge o tensiune de 0,45 V , dioda Schottky intră în conducție și nu permite creșterea tensiunii peste această valoare astfel încât să se atingă valoarea de 0.7 V cât ar fi necesar pentru deschiderea unei joncțiuni semiconductoare. In acest fel tranzistorul bipolar rămâne activ, la limita de saturație, având o cădere de tensiune U_{CE} de cca. 0,3 V. Prevenind starea de saturație a tranzistorului bipolar, acesta va avea o viteză net sporită la bascularea spre blocare (se elimină așa numitul timp de întârziere de saturație – saturation delay time).
- Dioda Schottky, însăși, comută foarte rapid stimulând și comutarea tranzistorului.

În consecință, un tranzistor Schottky are viteza de basculare net mărită comparativ cu un tranzistor obișnuit ceea ce îl face utilizabil în cazul circuitelor logice.

Pentru comparație prezentăm mai jos date privind bascularea unui inversor obișnuit realizat cu un singur tranzistor și caracterizat de timpii de basculare t_{on} și t_{off} unde aceștia se calculează cu $t_{on} = \text{fall time}$ iar $t_{off} = \text{rise time} + \text{saturation time}$.

Tranzistor obișnuit :	fall time	4,5 ns
	rise time	15 ns
	saturation time	22 – 24 ns
Tranzistor Schottky:	fall time	4,5 ns
	rise time	15 ns
	saturation time	0

Observație : Creșterea vitezei unui circuit logic prin evitarea stării de saturație a tranzistorului bipolar este o soluție adoptată și în cazul altor circuite logice cum ar fi circuitele ECL.

Poarta logică TTL Schottky

În fig. 3.43 este prezentată poarta reprezentativă a familiei TTL Schottky.

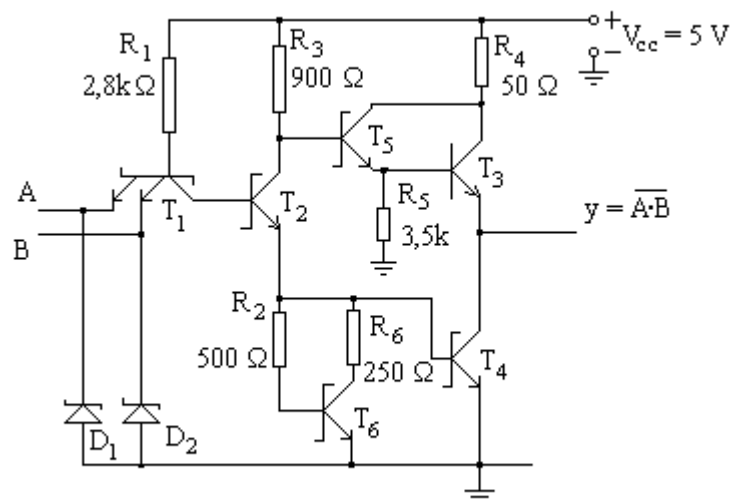


Fig. 3.43. Poarta SI NU în construcție TTL Schottky

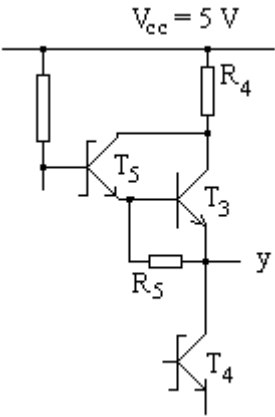
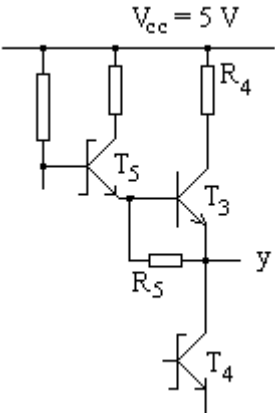
Construcție

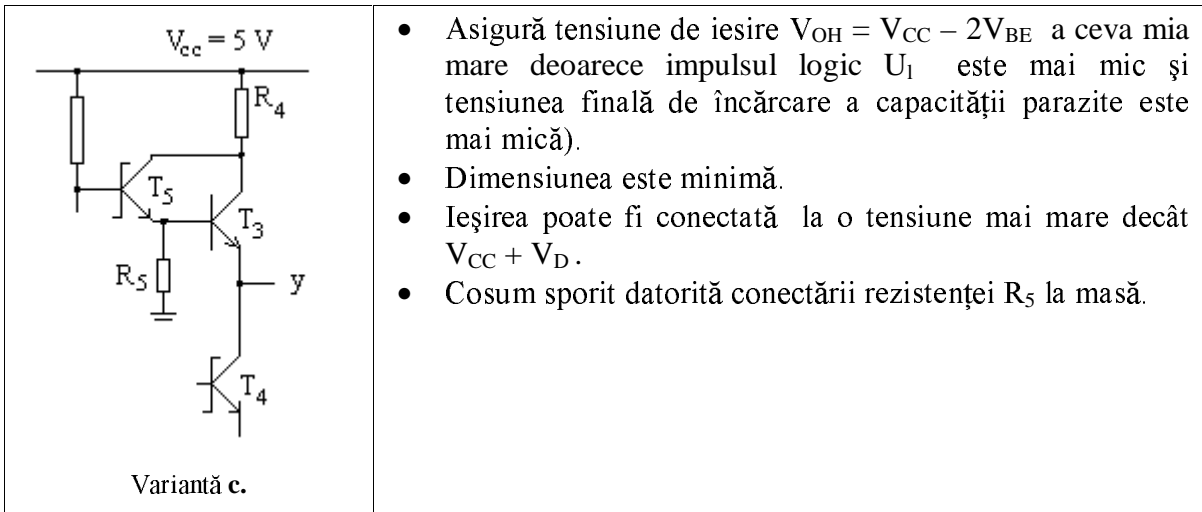
Se recunoaște arhitectura generală a unui circuit TTL : tranzistorul multiemitor de intrare care realizează funcția SI; tranzistorul inversor T_2 ; etajul de ieșire în contratimp. Totuși, față de poarta din seria standard se pot pune în evidență următoarele 4 modificări:

1. Toate rezistențele au valori mai mici asigurând în acest fel o cale de curent mai rapidă pentru evacuarea sarcinilor stocate în joncțiuni (pe această cale se asigură o măsură generală de creștere a vitezei circuitului). Această modificare atrage după sine și două consecințe negative:
 - Puterea disipată de poarta Schottky este cam de două ori mai mare comparativ cu poarta standard (vezi R_1 și R_2 cam de două ori mai mici decât rezistențele omologe de la seria standard).

- Curentul de intrare I_{IL} este și el mărit, o intrare Schottky echivalând cam cât două intrări standard (vezi problemele ce apar în legătură cu Fan-out-ul la o interfață TTL standard – TTL Schottky).
2. Toate tranzistoarele folosite (excepție T_3) precum și diodele de tăiere de la intrare sunt de tip Schottky. Tranzistorul T_3 fiind al doilea tranzistor al unui montaj cascodă, din însăși funcționarea acestui tip de montaj nu ajunge să fie saturat și din această cauză nu este necesar să fie Schottky.
 3. Tranzistorul T_3 și dioda D de la varianta standard sunt înlocuite cu montajul Darlington (cascodă) realizat cu T_5 și T_3 . Rolul diodei D (acela de decalaj de tensiune în cazul V_{OL}) este jucat acum de joncțiunea B-E a tranzistorului T_5 . Montajul realizat cu T_3 , T_5 formează de fapt un tranzistor compus având factorul de amplificare în curent mai mare, adică $\beta_{ech} = \beta_5 \beta_3$. Pe această cale scade impedanța de ieșire a repetorului pe emitor ($R_2 / (\beta_{ech} + 1)$ – vezi paragraful 3.4.1.2 pct.4.1.) și crește posibilitatea sa de a încărca mai rapid o sarcină capacitivă. În acest fel scade timpul t_{PLH} al circuitului.

În tabelul următor sunt prezentate trei variante de realizare a unui astfel de etaj de ieșire.

 <p>Variantă a.</p>	<ul style="list-style-type: none"> • Tensiunea de ieșire V_{OH} este $V_{OH} = V_{CC} - V_{BE}$ (joncțiunea B-E a lui T_3 este scurtcircuitată de R_5). • Dimensiunea este minimă, T_3 și T_5 având aceeași regiune de colector. • Ieșirea nu poate fi legată la tensiune mai mare decât $V_{CC} + V_D$ (facilitate convenabilă în cazul interfațării cu alte tipuri de circuite) deoarece se deschide joncțiunea p – n dintre rezistența R_5 și regiunea sa izolatoare (regiune de tip n legată la V_{CC}).
 <p>Variantă b.</p>	<ul style="list-style-type: none"> • Asigură tensiune de ieșire $V_{OH} = V_{CC} - V_{BE}$. • Dimensiunea este mai mare decât la varianta a. • Ieșirea nu poate fi conectată la o tensiune mai mare decât $V_{CC} + V_D$



- Asigură tensiune de ieșire $V_{OH} = V_{CC} - 2V_{BE}$ a ceva mai mare deoarece impulsul logic U_1 este mai mic și tensiunea finală de încărcare a capacității parazite este mai mică).
- Dimensiunea este minimă.
- Ieșirea poate fi conectată la o tensiune mai mare decât $V_{CC} + V_D$.
- Consum sporit datorită conectării rezistenței R_5 la masă.

4. Rezistența R_3 de la seria standard a fost înlocuită cu grupul R_2, T_6, R_6 care joacă rolul unei rezistențe dinamice acționând după cum urmează:

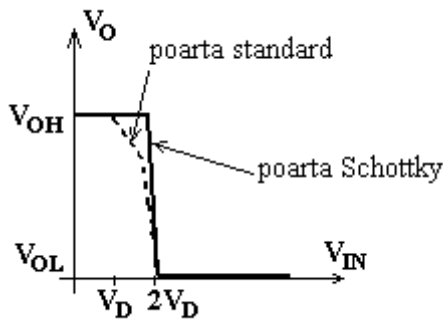


Fig.3. 44. Modificarea caracteristicii de transfer

- Modifică alura caracteristicii de transfer în regiunea $V_D < V_{IN} < 2V_D$, adică acolo unde panta caracteristicii pentru seria standard era de valoare $-1,6$. Atâta timp cât tensiunea de intrare este cuprinsă în domeniul menționat, tranzistoarele T_6 și T_2 sunt blocate și la ieșire se păstrează nivelul V_{OH} (spre deosebire de seria standard unde intrarea în conducție a lui T_2 duce la o valoare a pantei caracteristicii de $-R_2/R_3$. Modificarea caracteristicii de transfer duce la o margine de zgomot mai bună pentru nivel High.

• Panta caracteristicii de transfer în jurul valorii tensiunii de prag (aproximativ $2V_D$) este mai mare.

- În situația V_{OL} la ieșire, grupul R_2, T_6, R_6 conduce, având o rezistență echivalentă mai mică decât rezistența fixă de la seria standard și favorizând în acest fel comutația tranzistorului T_4 de ieșire.

3.4.2.2. Circuite TTL Low power Schottky

Varianta low power Schottky TTL (indicativ LS) are valori tipice pentru timpul de propagare de 10 ns (similar cu seria standard) dar o putere disipată de cca 2 mw ceea ce înseamnă de 5 ori mai puțin comparativ cu aceeași serie.

Construcție

Comparativ cu celelalte serii prezentate anterior se deosebesc următoarele particularități:

1. Toate rezistențele au valori considerabil mărite față de seria Schottky și chiar față de seria standard.

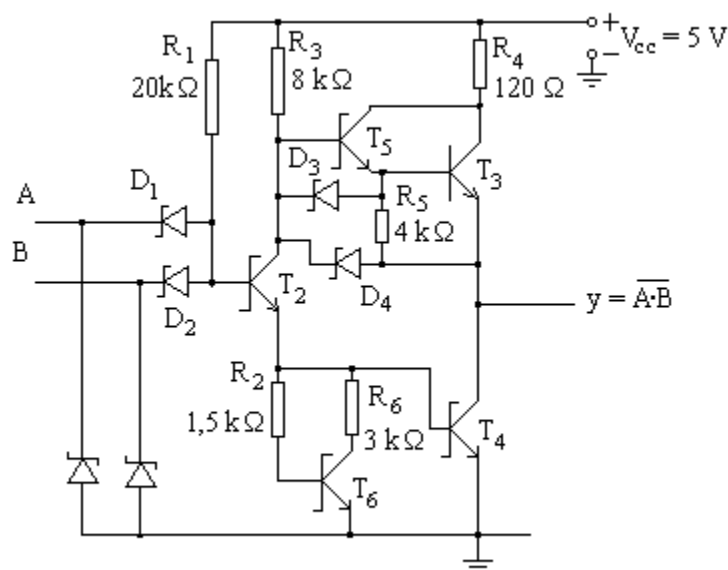


Fig. 3. 45. Poarta low power Schottky

2. La intrare se revine la varianta realizării circuitului SI cu diode în locul tranzistorului multiemitor de intrare specific TTL (în fond de unde vine și numele familiei de circuite). Motivația este următoarea :

- Tranzistorul T_2 la varianta Schottky nu mai funcționează într-un regim saturat-blocat ci într-unul activ-blocat. În consecință nu mai este nevoie stringentă de o cale rapidă de eliminare a sarcinii stocate în baza sa (rațiunea principală de introducere a tranzistorului multiemitor de intrare).
- Evoluția tehnologiei microelectronice pentru realizarea tranzistoarelor bipolare (de la $12 \mu\text{m}$ în anii 1980 la $6 \mu\text{m}$ în anii 1990 și apoi la $1\text{-}2 \mu\text{m}$ în anii 2000) a permis realizarea unor diode de intrare a căror suprafață este considerabil mai mică decât cea a unui tranzistor multiemitor de intrare (cca. $1/3$ din suprafața acestuia). În consecință și capacitățile parazite ale acestora sunt reduse corespunzător.

Funcționare

Circuitul are funcționarea clasică a circuitelor TTL:

- Circuit SI realizat cu diodele D_1 și D_2 .
- Diode de tăiere la intrare.
- Tranzistorul T_4 inversor.
- Etaj de ieșire în contratimp cu dublet
- Tranzistorul T_5 cu rol de rezistență dinamică.

Diodele D_3 și D_4 care apar suplimentar ajută comutația etajelor de ieșire după cum urmează:

- D_3 elimină rapid sarcina stocată în baza lui T_3 ajutând la blocarea mai rapidă a acestuia. În plus această diodă ajută și la deschiderea lui T_4 – inițial, când se elimină sarcina stocată din baza lui T_3 prin D_3 se suplimentează curentul de colector pentru T_2 și prin aceasta și curentul de bază pentru T_4 .
- Dioda D_4 ajută în general la bascularea ieșirii din High în Low .

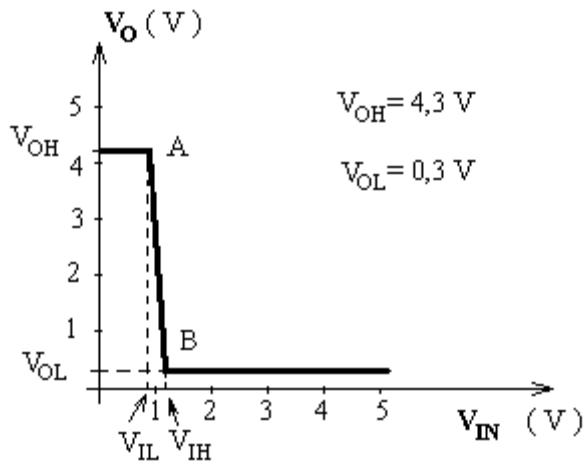


Fig. 3.46. Caracteristica de transfer

Caracteristica de transfer (fig. 3.46.) a porții LS este ușor modificată față de celelalte variante TTL. Punctul de funcționare A caracterizează exact momentul de deschidere pentru T_2 . Deoarece acesta are jonctiunea BE în serie cu cea a tranzistorului T_6 se poate calcula

$U_{IN A} = V_{BE} + V_{BE} - V_{D S}$ și adoptând pentru dioda Schottky o cădere de tensiune de $V_{D S} = 0,45 \text{ V}$ se obține

$$U_{IN A} = 0,7 + 0,7 - 0,45 = 0,95 \text{ V}$$

Pentru comparație, în tabelul următor sunt prezentate principalele performanțe ale circuitelor descrise până acum.

Tabel cu principalele performanțe ale circuitelor TTL ($T_A = 25^\circ \text{ C}$)

	Seria 74	Seria 74 S	Seria 74 LS
min V_{OH} / max V_{OL}	2,4 V / 0,4 V	2,7 V / 0,5 V	2,7 V / 0,5 V
min V_{IH} / max V_{IL}	2,0 V / 0,8 V	2,0 V / 0,8 V	2,0 V / 0,8 V
min I_{OH} / min I_{OL}	- 0,4 mA / 16 mA	- 1,0 mA / 20 mA	- 0,4 mA / 8 mA
max I_{IH} / max I_{IL}	40 μA / -1,6 mA	50 μA / -2,0 mA	20 μA / -0,4 mA
Timp de propagare tipic	10 ns	3 ns	10 ns
Putere disipată per poartă	10 mW	20 mW	2 mW

3.4.2.3. Circuite TTL din seriile “advanced Schottky”

În anii 1990 seriile Schottky au fost îmbunătățite ducând la apariția a două noi serii:

54 AS / 74 AS Advanced Schottky

54 ALS / 74 ALS Advanced Low power Schottky

Circuitul AS (fig. 3.47.) are structura și componentele aproape identice cu cele de la seria Schottky doar că tranzistorul multiemitor de la intrare a fost înlocuit cu diode, similar cu soluția adoptată la seria LS.

Circuitul ALS (fig. 3.48.) deși prezintă mai multe modificări păstrează totuși structura de bază a circuitelor TTL.

Se observă, în primul rând, valorile mărite de cca. două ori ale tuturor rezistențelor în comparație cu seria LS.

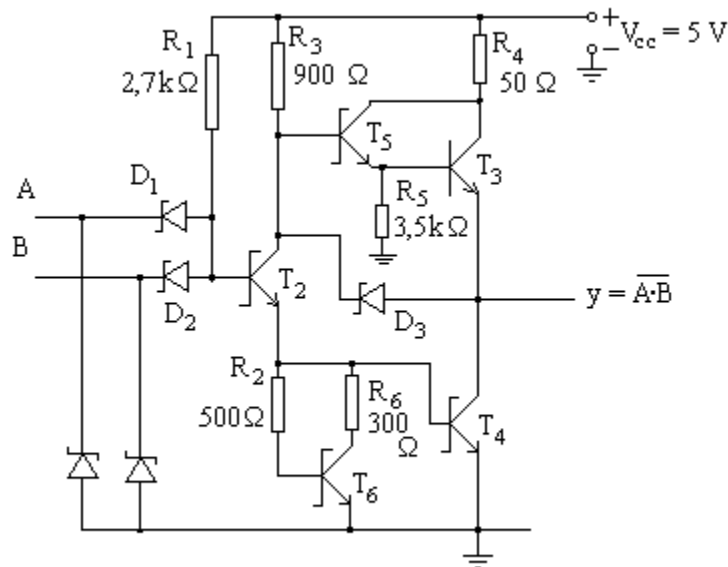


Fig. 3. 47. Circuitul SI NU advanced Schottky (54 AS / 74 AS)

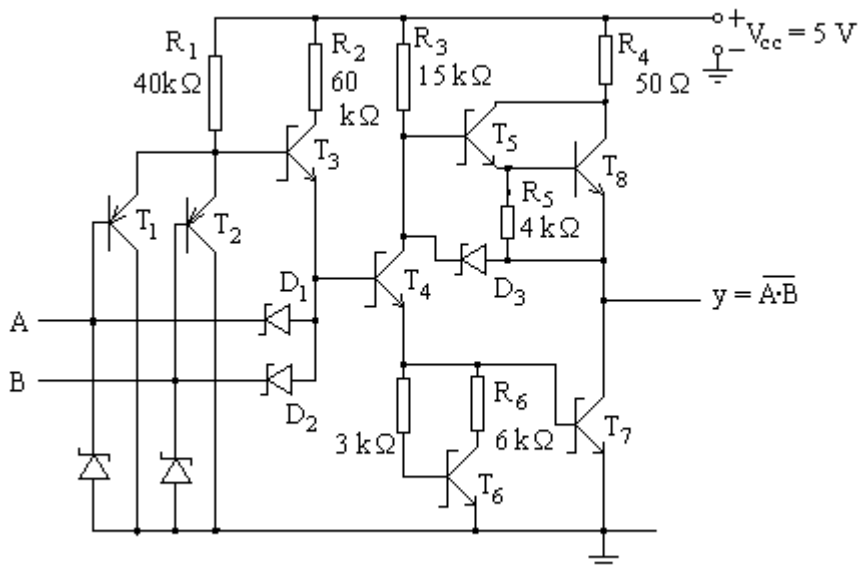


Fig. 3. 48. Circuitul SI NU advanced Low power Schottky (54 ALS / 74 ALS)

Repetorul pe emitor T_3 înlocuiește rezistența R_1 din circuitul Si de intrare al seriei LS. Această înlocuire aduce :

- Creșterea vitezei interne de operare a circuitului
- Curentul de intrare I_{IL} este înjumătățit (“vede” o rezistență dublă, de $40\text{ k}\Omega$).

Repetoarele pe emitor pnp notate T_1 și T_2 compensează decalajul de V_{BE} introdus de T_3 între intrare și baza lui T_4 .

Diodele Schottky D_1 și D_2 ajută la rapida eliminare a sarcinii stocate în baza lui T_4 atunci când intrarea devine Low. Se observă, de asemenea, că circuitul SI realizat cu D_1 , D_2 este în paralel cu circuitul SI realizat de joncțiunile BE ale tranzistoarelor T_1 și T_2 , cele două

ansambluri având funcționări similare (în fond se dublează funcția SI) , dar oferind **împreună** soluții mai rapide de basculare pentru T_4 .

În esență circuitele AS și ALS păstrează nivelele de intrare și ieșire specifice seriilor TTL.

În general în construcția circuitelor AS și ALS se folosesc numai tehnologiile bipolare performante , cum ar fi dimensiuni submicronice, demarcarea bazei și a emitoarelor cu izolator oxid pentru reducerea dimensiunilor și implicit a capacităților parazite, implantare cu ioni (în loc de difuzie sau aliere) pentru a obține joncțiuni ale elementelor active.

Performanțele circuitelor TTL Advanced Schottky ($T_A = 25^\circ C$)

	Seria 74 AS	Seria 74 ALS
min V_{OH} / max V_{OL}	Identic cu 74 S	Idenic cu 74 LS
min V_{IH} / max V_{IL}	Identic cu 74 S	Identic cu 74 LS
min I_{OH} / min I_{OL}	- 2,0 mA / 20 mA	- 0,4 mA / 4,0 mA
max I_{IH} / max I_{IL}	0,2 mA / -2,0 mA	20 μ A / -0,2 mA
Timp de propagare tipic	1,5 ns	4 ns
Putere disipată per poartă	20 mW	1 mW

3.4.3. Tipuri de circuite TTL

Pornindu-se de la poarta reprezentativă a familiei pot fi generate porți care realizează și alte funcții logice și apoi poate fi realizată o întreagă familie de circuite logice. Există însă și unele circuite care au funcțiuni speciale și acestea vor fi prezentate în cele ce urmează.

3.4.3.1. Poarta TTL cu trei stări (three state)

În fig. 3.49 este prezentat un inversor TTL standard cu trei stări împreună cu simbolul său și tabelul de adevăr.

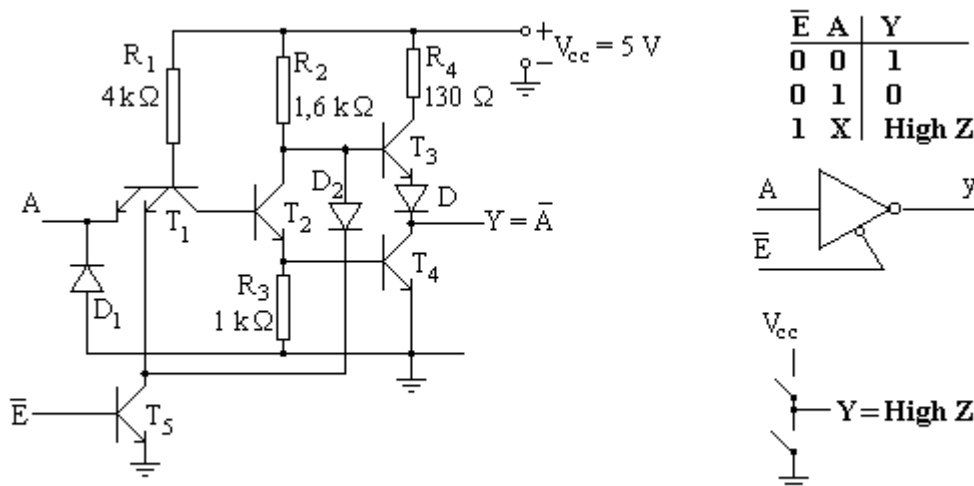


Fig. 3.49. Poarta TTL standard cu trei stări

Prin High Z (uneori în catalog numai "Z") s-a simbolizat starea a treia, de impedanță mare, în care ambele tranzistoare ale etajului de ieșire în contratimp sunt blocate.

Construcția circuitului

Este respectată exact structura clasică a familiei TTL. Singura diferență este prezența tranzistorului inversor T_5 la intrarea căruia se aplică intrarea de validare a circuitului.

Funcționarea circuitului este după cum urmează. Dacă $\overline{E}=0$, atunci tranzistorul T_5 este blocat. În consecință, la cel de-al doilea emitor al lui T_1 se aplică 1 logic (care este element neutru pentru operația SI) iar dioda D_2 este blocată și ea astfel că circuitul funcționează ca un **inversor normal** având intrarea A și ieșirea Y. Dacă $\overline{E}=1$, atunci tranzistorul T_5 este saturat și aceasta forțează pe de o parte T_1 saturat (un 0 logic pe una din intrări), T_2 blocat și **T_4 blocat** și pe de altă parte deschide dioda D_2 și pune baza tranzistorului T_3 la cca. 0,7 V, ceea ce determină și **blocarea lui T_3** și a diodei de ieșire. Indiferent de starea intrării A, ieșirea se prezintă cu **ambele tranzistoare blocate**, adică impedanță mare. Intrarea \overline{E} se prezintă ca o intrare de autorizare care pentru nivel 0 logic permite circuitului să lucreze ca un circuit TTL normal.

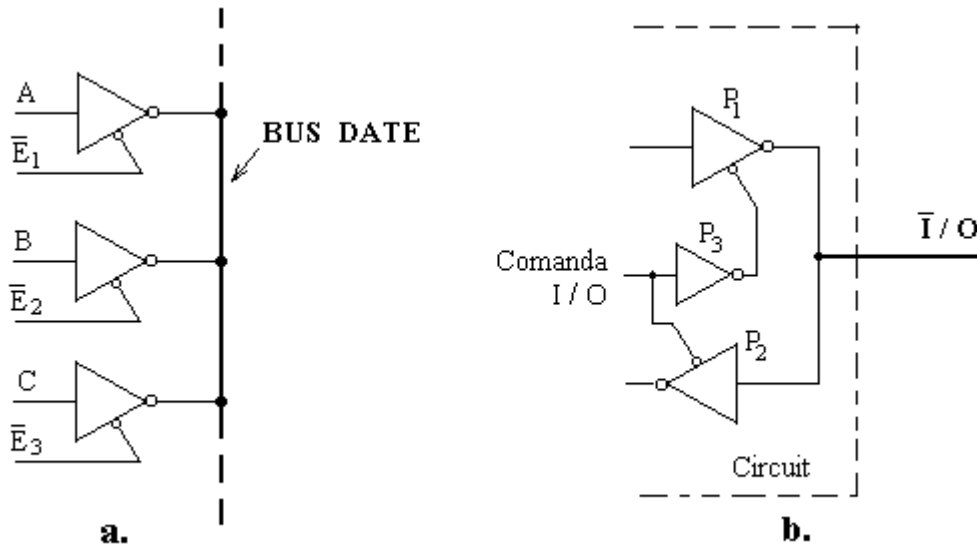


Fig. 3. 50. Aplicații ale circuitelor cu trei stări

Este permisă legarea în paralel a mai multor ieșiri ale circuitelor cu trei stări, cu condiția ca la orice moment **să fie autorizat un singur circuit**. Celelalte circuite, care sunt în starea de impedanță mare (High Z) nu încarcă circuitul care este autorizat și nu alterează nivelele logice furnizate de acesta. O astfel de funcționare este utilă atunci când la un același bus de date sunt conectați mai mulți furnizori de date, urmând ca aceștia să fie autorizați pe rând (fig.3.50.a). O altă utilizare frecvent întâlnită legată de utilizarea unui același pin al unui circuit fie ca intrare, fie ca ieșire (în fig.3.50.b. poarta P_3 comandă validarea în opoziție a celor două porți cu trei stări P_1 și P_2).

Se subliniază încă odată faptul că circuitele logice cu trei stări nu sunt destinate a efectua funcții logice propriu-zise, ci au în special un rol de circuite de legătură (buffer). În acest scop există nu numai porți cu trei stări ci și bistabile (registre) toate având specific același etaj de ieșire în contratimp care poate fi comandat de o intrare de validare care să impună starea de ieșire de impedanță mare.

3.4.3.2. Circuite TTL cu colectorul în gol (Open collector)

Alt caz în care pot fi legate în paralel mai multe ieșiri de circuite logice este cazul circuitelor cu colectorul în gol (fig.3.51.). Aceste circuite se aseamănă cu circuitele standard, având modificat etajul de ieșire în sensul că lipsește tranzistorul T_3 , repetor pe emitor, din etajul în contratimp.

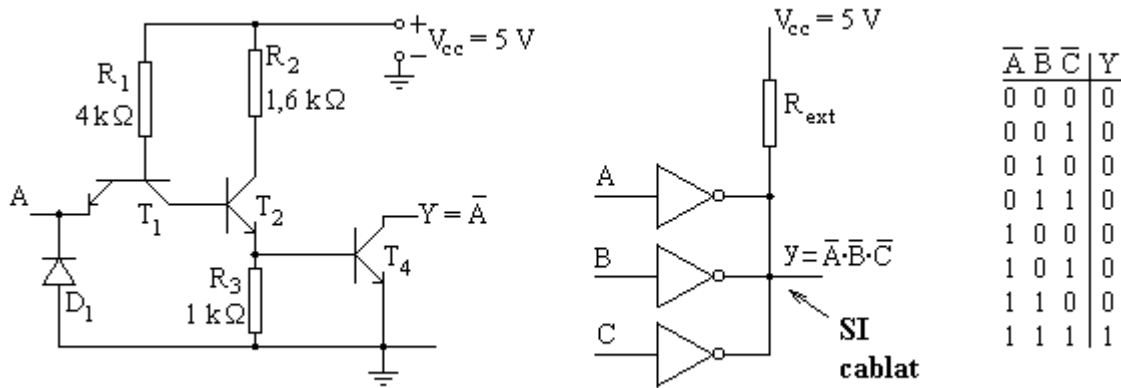


Fig. 3.51. Circuit TTL standard cu colectorul în gol

În fig. 3.51 este prezentată schema electrică a unui inversor în versiunea cu colectorul în gol. Simbolizarea acestor circuite coincide cu a celor din seria normală. După cum se observă din figură, în cazul acestor circuite, ieșirea comună trebuie conectată printr-o rezistență exterioară R_{ext} la sursa de alimentare $+V_{CC}$. Este suficient ca una din ieșiri să fie pe 0 logic (tranzistorul T_4 corespunzător să fie saturat) și ieșirea comună Y este pe 0 logic. Numai în cazul în care ieșirile tuturor circuitelor conectate împreună sunt pe 1 logic (T_4 blocat) ieșirea comună este pe 1 logic. Rezultă că prin legarea împreună a ieșirilor și plasarea unei rezistențe exterioare spre $+V_{CC}$ **se realizează funcția SI**, numită **SI-cablat** spre a sublinia faptul că funcția logică se obține în exteriorul circuitelor integrate.

Pentru calculul rezistenței exterioare R_{ext} se consideră că m circuite cu ieșirea cu colectorul în gol sunt cuplate împreună și comandă n intrări TTL standard. Rezistența R_{ext} trebuie astfel determinată, încât considerând pentru intrări și ieșiri valori nominale de curent, în punctul comun Y să rezulte o tensiune care să respecte nivelele logice stabilite pentru familia TTL standard.

Vom considera distinct cazul în care în punctul comun este nivel High și cazul în care este nivel Low.

În fig. 3.52 s-a prezentat cazul în care toate ieșirile sunt pe nivel în H, deci în punctul comun notat Y trebuie să fie o tensiune $V_Y \geq V_{OH} = 2,4V$. Având în vedere că sensul fizic al curenților este cel figurat, se poate scrie:

$$V_Y = V_{CC} - V_{R_{ext}} \geq V_{OH}$$

sau

$$V_{R_{ext}} \leq V_{CC} - V_{OH}$$

de unde

$$R_{ext} \leq \frac{V_{CC} - V_{OH}}{m \cdot |I_{OH}| + n \cdot |I_{IH}|}$$

În această relație $I_{OH} = 250 \mu A$ este curentul de colector al tranzistorului de ieșire blocat (de fapt I_{CBO}), iar $I_{IH} = 40 \mu A$.

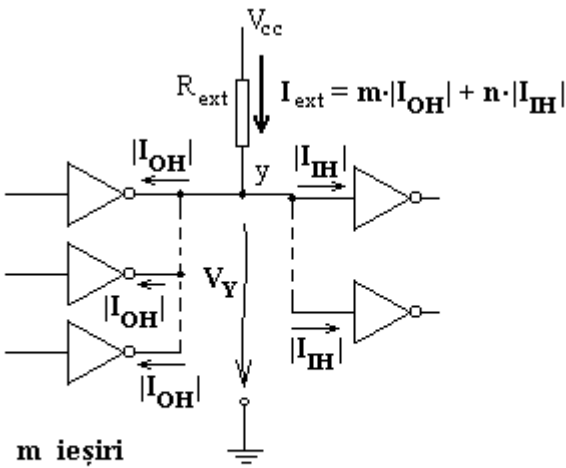
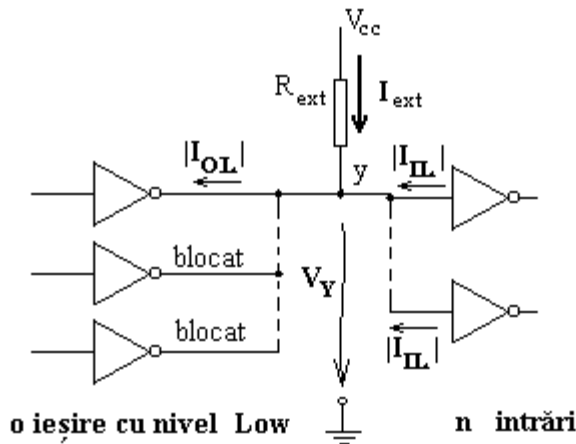


Fig. 3.52. TTL

determină
punctul
tensiune

Y



$$V_Y = V_{OL}$$

$$|I_{OL}| \geq I_{ext} + n \cdot |I_{IL}|$$

$$|I_{OL}| \geq I_{ext} + n \cdot |I_{IL}|$$

unde I_{ext} se
știind că în
trebuie să fie o
 $V_Y \leq V_{OL}$ adică

$$V_{CC} - I_{ext} \cdot R_{ext} \leq V_{OL}$$

Se determină $I_{ext} \geq \frac{V_{CC} - V_{OL}}{R_{ext}}$ și înlocuind în prima inegalitate rezultă

$$I_{OL} \geq \frac{V_{CC} - V_{OL}}{R_{ext}} + n \cdot |I_L|$$

De aici se găsește condiția pentru R_{ext} :

$$R_{ext} \geq \frac{V_{CC} - V_{OL}}{|I_{OL}| - n \cdot |I_L|}$$

Fig. 3.52. TTL cu colector în gol :situația cu nivel L

În relația de mai sus se cunosc $I_{OL} = 16mA$; $|I_{IL}| = 1,6mA$ și $V_{OL} = 0,4V$.

Conform relației, pentru $n = 10$ rezultă $R_{ext} \rightarrow \infty$. Având în vedere că $|I_{IL}|$ real în majoritatea cazurilor este mai mic decât cel garantat (1,6 mA) se poate admite o rezistență finită (cca. $4k\Omega$) și în cazul că se comandă 10 intrări.

Aplicații ale circuitului cu colector în gol

Există circuite cu colectorul în gol care au drept tranzistor de ieșire un tranzistor de putere (ce poate rezista blocat pentru tensiuni de colector mari de 15 V, 30 V, sau care pot debita curenți mari). Astfel de circuite cu colectorul în gol pot fi utile în cazul interfațării cu alte tipuri de circuite (fie logice fie analogice), caz în care rezistența R_{ext} poate fi conectată la o sursă V_{ext} mărită și se dimensionează în mod adecvat după aceleași principii care au fost expuse mai sus.

Dintre aplicațiile circuitelor cu colectorul în gol amintim:

- Realizarea funcției SI cablat fără a necesita un circuit logic suplimentar. Soluția este adoptată și în interiorul unor structuri logice mai complexe (de exemplu, în cazul circuitelor reprogramabile GAL, în implementare cu tranzistoare MOS, în variantă similară denumită “open drain”).
- Circuite de interfață cu alte circuite logice sau analogice

Dezavantajele legate de folosirea acestor circuite ar fi:

- impedanță de ieșire mare în starea H (În acest caz impedanța de ieșire este tocmai R_{ext} care este mult mai mare decât impedanța de ieșire a repetorului pe emitor din structura în contratimp);
- timpi de propagare mari, mai ales la comutarea ieșirii din L în H (capacitatea parazită se încarcă prin impedanța de ieșire mărită);
- imunitate scăzută la zgomot (tot datorită impedanței de ieșire mărită);
- necesitatea folosirii unei rezistențe exterioare care trebuie calculată de fiecare dată, în funcție de condițiile de lucru.

Observație

Circuitele cu trei stări și cu colector în gol există în toate seriile TTL, construcția și funcționarea lor respectând particularitățile seriei și ale acestor tipuri de circuite.

3.4.4. Exemple de porți TTL standard

Poarta standard pentru seria TTL este circuitul SI NU. Dacă se păstrează o singură intrare a se obține poarta inversoare NU. Alte porți pot fi obținute tot prin simple modificări ale circuitului fundamental.

3.4.4.1. Poarta SI-SAU-NU TTL

În fig. 3.53. este prezentată poarta SI-SAU-NU cu 2X2 intrări.

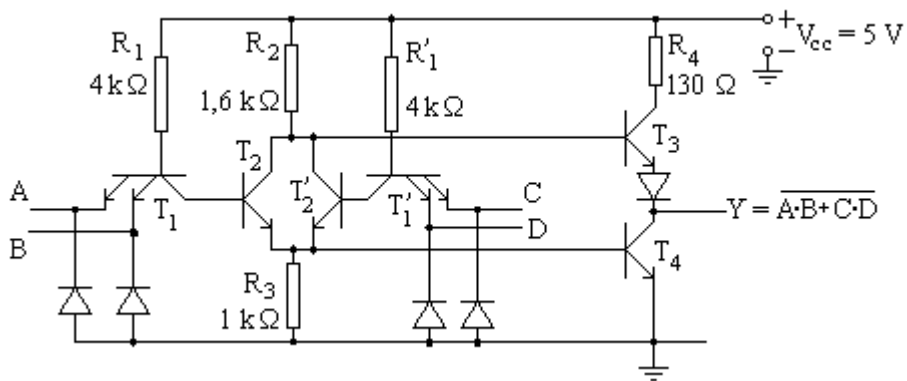


Fig. 3.53. Poarta SI-SAU-NU TTL

Din structura circuitului se recunoaște realizarea funcției SAU obținută prin punerea în paralel a celor două tranzistoare inversoare T_2 și T_2' . Se observă că cel de-al doilea tranzistor inversor este asociat cu un tranzistor multiemitor de intrare, notat T_1' , care realizează aceeași funcționare de circuit SI.

Dacă la tranzistoarele de intrare T_1 se renunță la câte un emitor se obține funcția SAU-NU cu două variabile de intrare. Extinderea funcției pentru mai multe variabile de intrare se poate realiza similar prin adăugarea unui nou tandem T_1, T_2 unde T_2 se plasează în paralel cu celelalte tranzistoare inversoare.

3.4.4.2. Poarta SI TTL

Poarta SI se obține pornindu-se de la poarta SI-NU prin adăugarea a încă unui etaj inversor. Se obține circuitul din fig.3.54. în care etajul inversor suplimentar este realizat cu T_5, T_6 și D_1 .

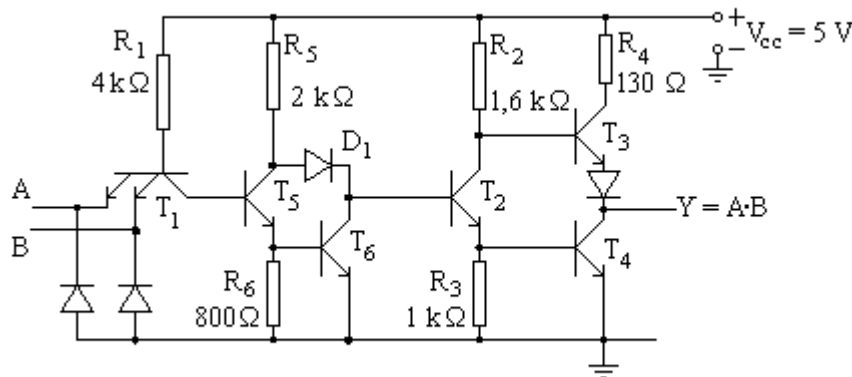


Fig. 3.54. Poarta SI TTL

Tranzistorul T_6 și dioda D_1 au rolul de a asigura adaptarea nivelului de tensiune de la ieșirea tranzistorului T_5 cu cel necesar pentru comanda saturat-blocat a tranzistorului T_2 . Funcționarea circuitului este similară porții SI-NU.

Deoarece are un etaj suplimentar evident și întârzierea circuitului SI crește fiind ceva mai mare decât a unui circuit SI-NU.

3.4.4.3. Poarta SAU EXCLUSIV TTL

Constructiv, un circuit SAU-EXCLUSIV în varianta TTL standard (fig. 3. 55) este compus din următoarele etaje:

- Tranzistoarele de intrare T_1 și T_4 specifice familiei TTL.
- Etajul de ieșire în contratimp T_{10} , T_{11} comandat de inversorul T_9 de asemenea specific familiei TTL.
- Etajele inversoare T_2 , T_3 și respectiv T_5 , T_6 similare cu cel întâlnit la poarta SI.
- Etajul care realizează **suma modulo doi negată** realizat cu T_7 și T_8 și a cărei funcționare se poate urmări imediat din detaliu (fig.3. 55) și din tabelul de adevăr alăturat. Deoarece, așa cum s-a spus, T_9 mai realizează odată încă o negare, per ansamblu, funcția circuitului este de SAU EXCLUSIV.

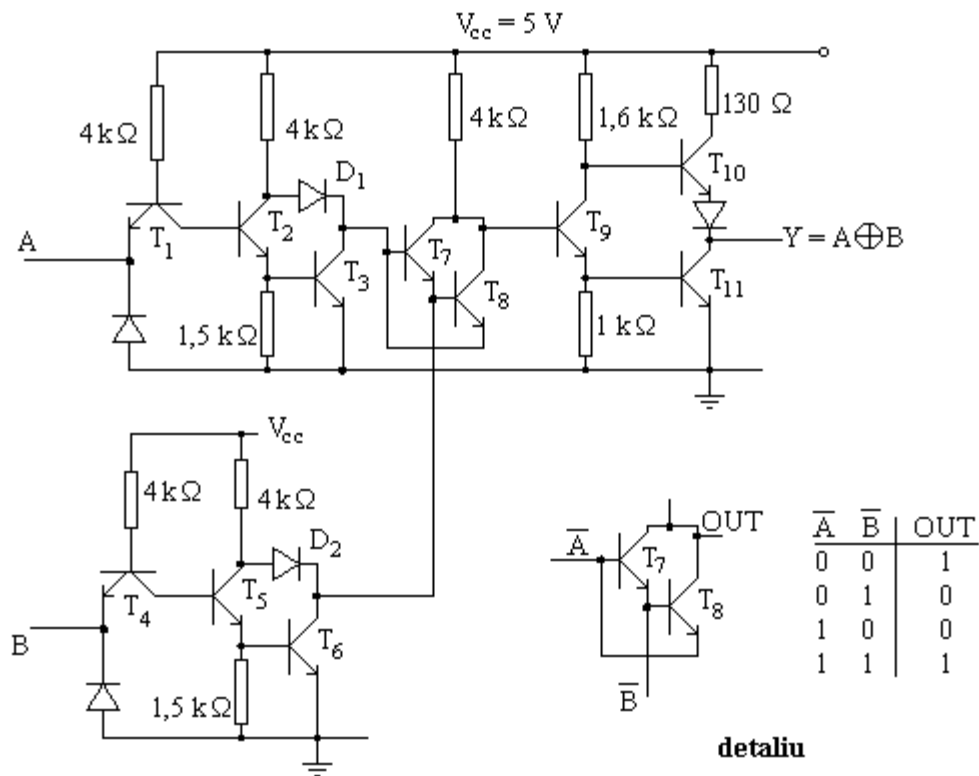


Fig. 3.55. Poarta SAU EXCLUSIV TTL

3.4.5. Recomandări de utilizare pentru circuite TTL

În sistemele logice pot să apară mai multe tipuri de zgomote (tensiuni și curenți paraziți) care să deranjeze funcționarea acestora. Astfel se pot distinge:

- **zgomote exterioare**, care intervin din mediul exterior prin radiații, putând induce comutări nedorite. Pot fi produse de exemplu, de comutatoare mecanice, statice, periile motoarelor etc.;
- **zgomote provenite de la rețeaua** de alimentare induse tot prin radiații și având specific frecvența rețelei;
- **diafonia** – zgomote induse în căile de semnal ale circuitelor logice de către căile de semnal alăturate;

- **reflexii pe liniile de transmisie** – datorat neadaptării liniilor de transmisie ; pot produce oscilații și supracreșteri ale semnalului;
- **vârfuri tranzitorii ale curentului de alimentare** – datorat comutării etajului de ieșire dintr-o stare logică în alta .

Ca reguli de proiectare a cablajului imprimat astfel încât să se asigure protecția contra acestor zgomote, se recomandă:

1. Decuplarea alimentării

Un factor de stabilizare de 5% este suficient pentru sursele de alimentare. Este deosebit de important însă, să se realizeze decuplarea alimentării la intrarea pe placa imprimată. Aceasta se poate realiza cu o inductanță de $2 \div 10 \mu H$ și un condensator C_1 de valori $10 \div 50 \mu F$ în paralel cu unul de valoare $10 \div 100 nF$ (C_2 - ceramic) pentru înaltă frecvență. În cazul circuitelor mai complicate este de asemenea recomandabil să se folosească **decuplarea cu condensatoare distribuite pe întregul cablaj**, în imediata apropiere a circuitelor TTL, cel puțin câte $100 nF$ la 20 porți.

2. Traseul de masă este recomandabil să fie mai gros și să se formeze o buclă de masă în jurul plăcii. În cazul circuitelor dublu placcate, ambele fețe ale plăcii să fie aduse la sistemul de masă prin borne separate. Este recomandabil de asemenea, să existe un plan de masă.

3. Ecranarea. În cazul funcționării în medii industriale cu radiații perturbatoare puternice este obligatorie ecranarea montajului logic cu ecrane din metal feros (numai el asigură ecranare contra câmpurilor magnetice). Întreg sistemul de ecrane trebuie legat la o singură bornă și aceasta plasată cât mai aproape de borna de pământ (de care evident este legată). De asemenea, se are în vedere ecranarea și filtrarea sistemului de alimentare de la rețea. Este bine de reținut că datorită impedanțelor de intrare scăzute, circuitele TTL sunt mai puțin sensibile la zgomote decât circuitele CMOS sau chiar alte circuite logice.

4. Liniile de semnal. În cazul traseelor paralele este bine să se evite apropierea excesivă între linii pe distanțe mari. În cazul folosirii legăturilor prin cablu, pentru lungimi mici (sub 25 cm) se pot folosi conexiuni din conductoare simple (neecranate) fără precauții deosebite. Conductoarele cu semnal în același sens pot fi plasate la distanțe $0,3 \sim 5$ mm (trunchi comun). Conductoarele cu semnale de sensuri opuse trebuie să fie la cel puțin 10 mm distanță sau separate de un plan de masă. Dacă legătura depășește 50 cm este obligatorie folosirea unui cablu coaxial având ecranul legat la masă cât mai aproape de punctul de masă al circuitului integrat, în ambele capete (și lângă poarta emițătoare și lângă poarta receptoare) și, de asemenea, având ecranul decuplat prin condensator la sursa $+V_{CC}$.

5. Intrări și porți neutilizate

În cazul circuitelor TTL o intrare lăsată în aer echivalează cu aplicarea unui semnal 1 logic. În cazul în care rămân intrări nefolosite nu este recomandabil ca ele să fie lăsate în gol chiar dacă aceasta nu deranjează din punct de vedere logic. Se recomandă legarea lor la $+V_{CC}$ (deci tot la 1 logic) fie direct, fie printr-o rezistență de cca. $1 k\Omega$. Intrările nefolosite pot fi legate împreună cu celelalte intrări ale porții dacă nu se depășește fan-out-ul porții de comandă. Se reamintește că prin legarea împreună a mai multor intrări ale aceleiași porți, curentul de intrare pentru 0 logic rămâne același în schimb curentul de intrare pentru 1 logic crește proporțional cu numărul intrărilor.

În cazul în care rămân porți nefolosite într-un circuit integrat, se recomandă legarea la masă a intrărilor acestora.

Se reamintește faptul că, datorită etajului de ieșire în contratimp, este cu desăvârșire interzis a se lega împreună mai multe ieșiri de circuite TTL.