

## Circuite logice ECL (Emitter Coupled Logic – logică cuplată prin emiter)

Familia ECL este o familie de circuite logice bipolare cu tranzistoare nesaturate care funcționează în clasă A. Evitând starea de saturație a tranzistoarelor se elimină timpul de stocare și se obține o viteză de comutare foarte mare rezultând familia logică cea mai rapidă.

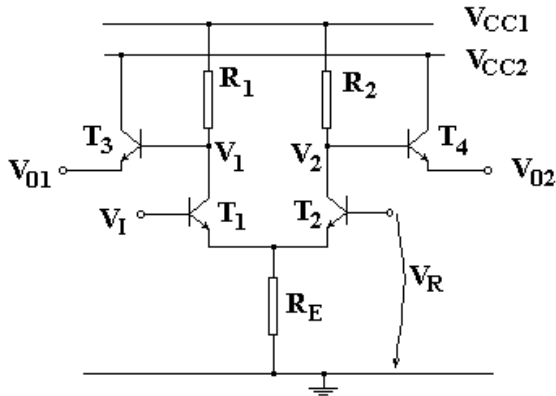


Fig. 1. Circuit ECL principiu

fixă  $V_R$ . Dacă tensiunea  $V_1$  de intrare aplicată pe baza lui  $T_1$  este mai mică decât  $V_R$  (echivalent cu simbolul 0 logic),  $T_1$  este blocat și întregul curent al rezistenței  $R_E$  circulă prin  $T_2$ . Valorile  $V_R$ ,  $R_2$  și  $R_E$  se aleg astfel ca  $T_2$  să lucreze în regiunea activă normală și nu la saturație. Deoarece  $T_1$  este blocat se  $V_1 \cong V_{CC1}$ , adică 1 logic și deoarece  $T_2$  conduce  $V_2$  coborât (neprecizat ca valoare), deci 0 logic.

Dacă tensiunea de intrare  $V_1$  este mai mare decât  $V_R$  (1 logic) se blochează  $T_2$  și conduce  $T_1$  preluând întregul curent din  $R_E$ . Se obține la ieșire  $V_1$  nivel coborât și  $V_2 \cong V_{CC1}$ , adică nivel High.

Repetoarele pe emitor de la ieșire fixează nivelele de ieșire în c.c. și asigură impedența de ieșire scăzută. Se asigură astfel un fan-out ridicat (cca 25) și încărcarea rapidă a capacităților de sarcină, deci viteză mărită. Totodată se observă că aceste repetoare decalează tensiunea cu cca. 0,75 V între punctele  $V_1$  și  $V_2$  pe de o parte și respectiv  $V_{01}$  și  $V_{02}$  pe de alta parte, fără însă a schimba ordinea între ele.

Se observă că circuitul are **două ieșiri** dintre care ieșirea  $V_{01}$  este **inversoare**, iar ieșirea  $V_{02}$  este **neinversoare**.

Tensiunile de alimentare, nivelele logice și valorile rezistențelor se aleg astfel încât curentul prin  $R_E$  să aibă aproximativ aceeași valoare pentru cele două nivele de ieșire. În felul acesta funcționarea întregului circuit apare similară cu a unui comutator care comută curentul fix din rezistența  $R_E$  de la un tranzistor la altul.

Circuitele ECL sunt fabricate sub forma unor circuite integrate logice de sine stătătoare sau părți componente ale unor circuite VLSI (mai degrabă soluțiile specifice unei tehnici ECL adoptate în realizarea unor blocuri funcționale din compunerea unor structuri VLSI). Ca circuite MSI s-au mai multe serii de circuite ECL care diferă prin viteză și puterea consumată. Cele mai cunoscute circuite integrate ECL sunt cele din seria 10 000 și seria

Structura de bază a acestor circuite este cea a unui amplificator diferențial, fig. 1. Întrucât cele două tranzistoare sunt legate împreună la rezistența de emitor  $R_E$  (are rol de generator de curent), familia logică se numește cu cuplaj prin emitor.

Se utilizează două surse de alimentare, una pentru montajul diferențial și alta pentru etajele de ieșire pentru a minimiza efectul de zgomot al ieșirilor asupra intrărilor.

Baza tranzistorului  $T_2$  este menținută la o tensiune de referință

100 000 – mai sunt notate 10K și 100k (cele fabricate de firma Motorola se numesc MECL și există seriile MECL I, MECL II, MECL III, MECL 10 etc.)

În fig. 2 este prezentată schema electrică pentru poarta fundamentală a seriei 10 000.

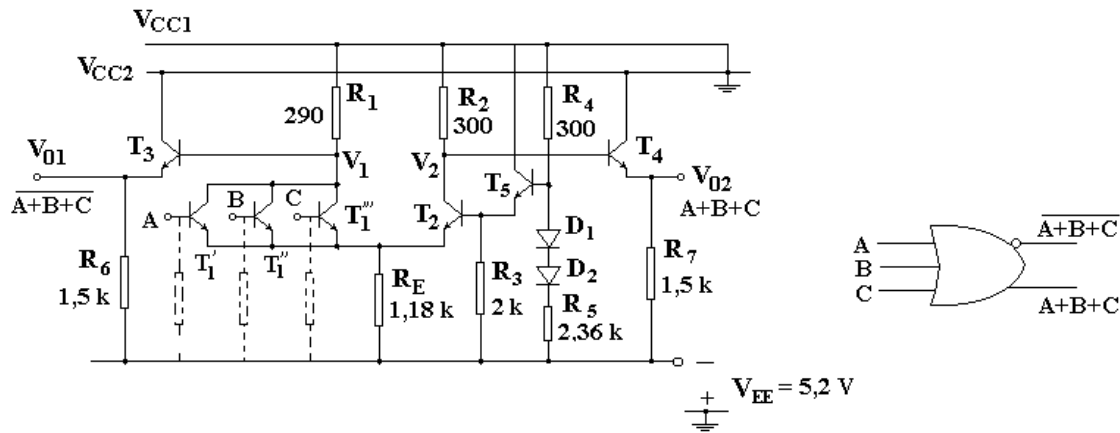


Fig. 2. Circuit ECL din seria 10k

### Construcție

Se remarcă utilizarea unei singure surse,  $V_{EE}$ , negativă, conectată în emitoarele tranzistoarelor, cele două linii de alimentare din colector (notate totuși  $V_{CC1}$  și  $V_{CC2}$  – vezi cataloage !!) fiind conectate la masă. Analiza schemei arată că în acest fel se realizează o atenuare a zgomotului indus pe traseele de alimentare de către comutarea altor porți alimentate de la aceeași sursă. De asemenea, un scurtcircuit întâmplător între ieșire și masă, nu produce în acest caz nici o daună.

În varianta cu sursă pozitivă în colector și masă în emitor, un scurtcircuit între ieșire și masă ar duce la suprasolicitarea tranzistorului de ieșire putându-l distruge.

Se poate adopta alimentarea cu  $V_{EE}$  la masă și  $V_{CC1}$  și  $V_{CC2}$  pozitive mai ales în cazul în care urmează o interfațare cu circuite TTL sau CMOS.

Funcția SAU este realizată prin plasarea în paralel a tranzistoarelor de intrare  $T_1'$ ,  $T_1''$ ,  $T_1'''$ . Circuitul are două ieșiri, la una obținându-se funcția SAU și la cealaltă SAU-NU. Ieșirile sunt luate de la colectoare prin cele două repetoare pe emitor  $T_3$ ,  $T_4$ .

Sursa de referință  $V_R$  realizată cu  $T_5$ ,  $D_1$ ,  $D_2$ ,  $R_3$ ,  $R_4$ ,  $R_5$  este stabilizată la variații ale temperaturii. Sursa are valoare negativă  $V_R = -1,175V$ . În cazul circuitelor ECL tensiunea de prag este foarte bine definită ( $V_R$ ) în schimb cele două nivele logice nu sunt așa bine definite ca în cazul circuitelor cu tranzistoare saturate (cel puțin la ieșirea SAU NU). În plus, încărcând mai mult circuitul (fan-out mărit) nivelul tensiunii la ieșire se modifică (tranzistoarele lucrează în regiunea activă și nu saturate) și deci scade marginea de zgomot (diferența între  $V_1$  și  $V_0$  asigurat). În general fan-out-ul depinde de marginea de zgomot acceptată.

Impedanța de ieșire a circuitului prezentat este mică ( $\sim 6\Omega$ ) pentru că este impedanța de ieșire a unui repetor pe emitor cu rezistență mică în bază. Timpul de propagare este de cca 2 ns.

### Funcționare

Funcționarea circuitului se deduce imediat din funcționarea schemei de principiu singura modificare fiind adusă de grupul tranzistoarelor de intrare  $T_1', T_1'', T_1'''$  care realizează funcția SAU.

Pentru calculul nivelelor logice la ieșire se consideră tensiunile de alimentare și referință  $V_{EE} = -5,2 \text{ V}$  și  $V_R = -1,175 \text{ V}$ , iar căderea de tensiune pe o joncțiune BE conductoare de valoare  $V_{BE} \cong 0,75 \text{ V}$ .

Se consideră logica pozitivă, adică nivelele corespunzătoare pentru 0 logic sunt mai mici decât cele corespunzătoare pentru 1 logic.

Dacă la toate intrările se aplică 0 logic, toate tranzistoarele  $T_1$  sunt blocate și întregul curent din  $R_E$  circulă prin  $T_2$ . Curentul prin  $R_E$  are valoarea

$$I_{R_E} = \frac{U_{R_E}}{R_E} = \frac{V_R - V_{BE} - V_{EE}}{R_E} = \frac{-1,175 \text{ V} - 0,75 \text{ V} + 5,2 \text{ V}}{1,18 \text{ K}\Omega}$$

$$I_{R_E} = 2,775 \text{ mA}$$

rezulta tensiunile:  $T_2, T_3, T_4$ , în colectoarele lui  $T_1$  vor

$$V_1 = 0 \text{ V}$$

$$V_2 = 0 \text{ V} - R_2 \cdot I_{R_2} = -R_2 \cdot I_{R_E} = -0,832 \text{ V}$$

$$V_{O1} = -0,75 \text{ V}$$

$$V_{O2} = -1,58 \text{ V}$$

$T_3$  și  $T_4$  0 logic (SAU) se poate scrie

$$V_{OH} = -0,75 \text{ V} \text{ și } V_{OL} = -1,58 \text{ V.}$$

trece prin tranzistorul  $T_1$  și

$$V_R = -1,175 \text{ V din baza lui } T_2.$$

Curentul de emitor va fi:

$$I_{R_E} = \frac{U_{R_E}}{R_E} = \frac{U_{OH} - V_{BE} - V_{EE}}{R_E} = \frac{-0,75 - 0,75 + 5,2 \text{ V}}{1,18 \text{ K}\Omega} = \frac{3,7 \text{ V}}{1,18 \text{ K}\Omega} = 3,13 \text{ mA}$$

În colectorul lui  $T_1$  vor rezulta tensiunile

$$V_2 = 0 \text{ V}$$

$$V_1 = -R_1 \cdot I_{R_E} = -0,29 \text{ K}\Omega \cdot 3,13 \text{ mA} = -0,9 \text{ V}$$

$$V_{O1} = V_{OL} = -1,65 \text{ V.}$$

pentru  $V_{OH}$  și  $V_{OL}$

pentru nivel  $V_{OL}$  și

și

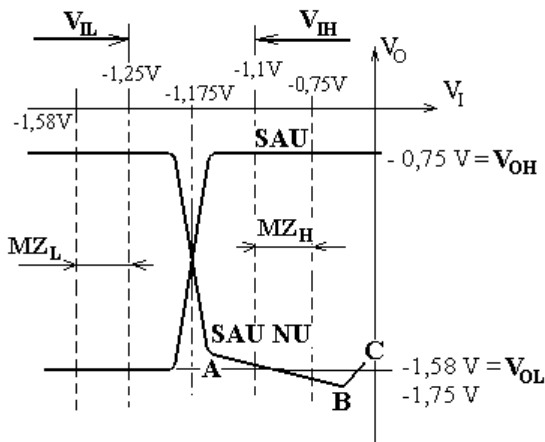


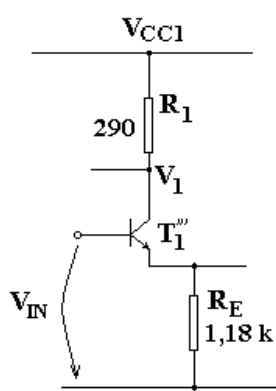
Fig. 3 Caracteristica de transfer pentru poarta ECL din seria 10k

Considerând nivelele logice acceptate de  
 $V_{IL} \leq V_I \leq V_{IH}$

$$MZ_L = |V_{OL} - V_{IL}| = 1,58 - 1,25 = \mathbf{0,33V}$$

$$MZ_H = |V_{OH} - V_{IL}| = 1,1 - 0,75 = \mathbf{0,35V}$$

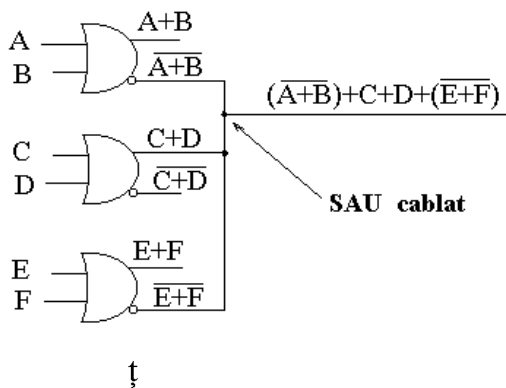
Atunci când întreg curentul din  $R_E$  trece prin  $T_2$  la 0 logic) nu depinde decât de  $V_R$  este constant cu tensiunea de intrare  $V_{IN}$ . blocat, tensiunea în  $V_{IN}$  este constantă cu  $V_I$  – vezi fig.3.



În colectorul tranzistorului  $T_1$  Atunci când pe baza lui  $T_1$   $V_{IN} > V_{IL} = -1,1 V$ ,  $T_2$  prin  $T_1$  trece  

$$\frac{\Delta V_O}{\Delta V_I} = -\frac{R_1}{R_E}$$
 Alegând  $R_1$  considerabil mai mic decât  $R_E$

Fig.4.  $T_1$  conductor



Pentru  $V_I > -0,44V$  (regiunea BC din fig.3.), tranzistorul  $T_1$

Observație:

- Este posibil ca unele variante de din bazele tranzistoarelor de intrare  $T_1$ ,

