

**PROGRAMA ANALITICĂ**  
la disciplina  
**Proiectare asistată de calculator a sistemelor digitale**

**1. Titularul disciplinei:** Șef lucr. dr. ing. Dănuț Burdia

**2. Tipul disciplinei:** DI 311

**3. Structura disciplinei:**

Semestrul	Numărul de ore pe săptămână				Forma de evaluare finală	Numărul de ore pe semestru				
	C	S	L	P		C	S	L	P	Total
6	2	-	2	1	E	28		28	14	70

**4. Obiectivele cursului:**

- Însușirea metodelor de analiză a circuitelor liniare și neliniare bazate pe reprezentarea hibridă
- Însușirea metodelor și algoritmilor specifici generațiilor actuale de simulatoare pentru simularea în domeniul timp a circuitelor electronice.
- Însușirea cunoștințelor teoretice și practice de utilizare a limbajului de descriere hardware VHDL pentru modelarea, simularea și sinteza sistemelor digitale..

**5. Concordanța între obiectivele disciplinei și planul de învățământ:**

Obiectivele disciplinei sunt în concordanță cu cele ale planului de învățământ prin care se urmărește însușirea de către studenți a aspectelor importante privind simularea sistemelor analogice neliniare precum și însușirea limbajelor de descriere hardware pentru modelarea, simularea și sinteza sistemelor digitale.

**6. Rezultatele învățării exprimate în competențe cognitive, tehnice sau profesionale**

În urma învățării disciplinei studenții vor dobândi cunoștințe privind tehnicile de simulare a circuitelor bazate pe reprezentarea hibridă și vor însuși metodele și algoritmii specifici generațiilor actuale de simulatoare pentru simularea în domeniul timp a circuitelor electronice. De asemenea, studenții vor dobândi cunoștințe privind limbajul de descriere hardware VHDL pentru modelarea, simularea și sinteza sistemelor digitale. Studenții vor ști să utilizeze programul ModelSim și pachetul software Xilinx ISE pentru simularea și sinteza sistemelor digitale.

**7. Proceduri folosite la predarea disciplinei:**

Pentru curs studenții beneficiază de suport de curs tipărit și în format electronic. Cursul este prezentat o parte oral la tablă cât și cu videoproiectorul și se va pune accentul pe discuții interactive cu studenții. Lucrările de laborator se desfășoară pe baza referatelor de laborator existente în format tipărit și electronic folosind tehnica de calcul și programele software din dotare. La fiecare stație de lucru vor fi echipe formate din cel mult 2 studenți. În cursul semestrului studenții sunt obligați să efectueze toate lucrările de laborator și temele pentru acasă. De asemenea, în cursul semestrului studenții vor efectua câte un proiect ales din mai multe teme. La final studenții trebuie să facă dovada însușirii cunoștințelor teoretice și practice dobândite la curs, laborator și proiect. Nota finală este alcătuită din nota pentru activitatea la laborator și proiect (pondere 15%), nota pentru testele pe parcurs (pondere 10%), nota pentru proiect și tema de casă (pondere 25%) și nota de la examenul scris (pondere 50%).

## 8. Sistemul de evaluare:

(La fiecare formă de evaluare se precizează tipul: tradițional, cu calculatorul, mixt.)

### *Evaluarea continuă:*

*Activitatea* la seminar / laborator / proiect / practică

Ponderea în nota finală: 15%

Evaluarea se face în funcție de frecvența și pertinenta intervențiilor orale, pregătirea și calitatea lucrărilor de laborator efectuate, consemnarea sistematică a informațiilor semnificative generate de student în grupul de aplicație precum și de modul de implicare prin intervenții orale, abordarea și discutarea diverselor soluții în activitățile de realizare a proiectului.

Forma de evaluare: mixt

### *Testele pe parcurs*

Ponderea în nota finală: 10%

Evaluare pe parcursul semestrului a cunoștințelor teoretice și practice acumulate la orele de curs și laborator. Sunt prevăzute două teste pe parcurs. Forma de evaluare: mixt

### *Lucrări de specialitate*

Ponderea în nota finală: 25%

Evaluare a competențelor și însușirii cunoștințelor teoretice și practice pe baza temei de proiect pe care o are de realizat fiecare student precum și a temei de casă.

Forma de evaluare: mixt

### *Evaluarea finală: Examen*

Ponderea în nota finală: 50%

Probele:

Examenul constă din 3 probe:

- |                                      |             |
|--------------------------------------|-------------|
| (1) Subiect teoretic , răspuns scris | pondere 30% |
| (2) Problema 1– rezolvare scrisă     | pondere 40% |
| (3) Problema 2 - rezolvare scrisă    | pondere 30% |

Forma de evaluare: tradițional

## 9. Conținutul disciplinei:

### **Limbajul VHDL**

.....14 ore

- Introducere
- Unitati de proiect in VHDL (entitate, arhitectura, configuratie, package)
- Elemente de baza ale limbajului VHDL (obiecte, tipuri de date, operatori)
- Modelarea structurala in VHDL
- Modelarea dataflow in VHDL
- Modelarea comportamentala in VHDL (proces, instructiuni secventiale)
- Elemente avansate ale limbajului VHDL

### **Algoritmi pentru formularea ecuațiilor hibride pentru n-porturi rezistive liniare**

.....4 ore

- Formularea unui m-port rezistiv liniar

- Reprezentarea hibridă pentru n-porturi rezistive liniare fără surse
- Reprezentarea hibridă pentru n-porturi rezistive liniare cu surse independente
- Reprezentarea hibridă pentru n-porturi rezistive liniare cu surse comandate

#### **Analiza rețelelor neliniare prin metoda hibridă**

.....3 ore

- Formularea ecuațiilor hibride pentru rețele rezistive neliniare
- Varianta liniară pe porțiuni a algoritmului Newton-Raphson
- Algoritmul Katzenelson pentru analiza sistemelor approximate liniar pe porțiuni.

#### **Formularea ecuațiilor de stare pentru rețele dinamice liniare**

..... 2 ore

- Formularea cu ajutorul calculatorului a ecuațiilor de stare pentru rețele active liniare.
- Formularea cu ajutorul calculatorului a ecuațiilor de ieșire

#### **Rezolvarea numerică a ecuațiilor de stare pentru rețele dinamice neliniare**

.....3 ore

- Existența și unicitatea soluției
- Considerații asupra erorilor soluției problemelor cu valori inițiale.
- Metode de determinare a soluției bazate pe dezvoltarea în serie Taylor.
- Algoritmii Runge-Kutta
- Algoritmi bazați pe aproximarea polinomială a soluției
- Algoritmi de tip predictor-corector
- Modelul discret asociat unui circuit teoretic pentru calculul regimului tranzitoriu

#### **Algoritmi de integrare multipas pentru analiza rețelelor dinamice neliniare**

.....2 ore

- Constrângeri exacte pentru algoritmi multipas.
- Algoritmii Adams-Bashforth
- Algoritmii Adams-Moulton.

Total 28 ore

#### **b) Aplicații (2 ore x 14 săptămâni)**

1. Protecția muncii, probleme organizatorice
2. Simularea circuitelor cu PSpice – analize fundamentale
3. Macromodelarea AO
4. Proiectarea porților logice CMOS
5. Simularea și caracterizarea regimului dinamic al porților logice CMOS
6. Simularea circuitelor digitale și mixte cu PSpice AD (pdf)
7. Introducere în VHDL. Compilarea și simularea unui design .
8. Simularea și verificarea modelelor VHDL folosind circuite de test
9. Modelarea data-flow și modelarea structurală în VHDL
10. Modelarea structurală ordonată și modelarea comportamentală în VHDL
11. Modelarea mașinilor cu stări finite în VHDL
12. Funcții, proceduri și package-uri
13. Modelarea mixtă. Implementarea în VHDL a unui algoritm de multiplicare.
14. Sinteza circuitelor digitale cu programul Xilinx ISE 9.1.

Total 28 ore

#### **c) Proiect (1 oră x 14 săptămâni = 14 ore)**

Temele de proiect constau în două etape: 1. proiectarea în tehnologie CMOS submicronică a unui circuit logic urmat de simulare și determinare parametri dinamici. 2. Dezvoltarea în VHDL a unui model comportamental pentru un circuit logic (numărătoare, memorii, stive, regiștri de deplasare, circuite de comandă, mașini cu stări finite, etc.) urmat de simularea și verificarea modelului.

## 10. Bibliografie selectivă

1. I.C. Tesu, *Proiectare asistata de calculator*, Rotaprint, Iasi, 1994 (cap. 6-8)
2. D. Burdia, G.S. Popescu, *Proiectarea asistata de calculator a circuitelor electronice. SPICE si VHDL*, Matrixrom, 1999.
3. Chua L.O. and P.M. Lin, *Computer Aided Analysis of Electronic Circuits*, Prentice Hall, 1975.
4. Vlach, J. and K. Singhal, *Computer Methods for Circuit Analysis and Design*, New York, van Nostrand Reinhold, 1983
5. Ruehli A.E., *Circuit Analysis, Simulation and Design*, Advances in CAD for VLSI, vol. 3, North-Holland, 1987
6. Jenkins D.G. and R.C. Welland, *Software Engineering for Electronic Systems*, IEE Computing Series 18, 1990.
7. J. Bhasker, *A VHDL Primer*, Prentice Hall, 1995
8. S. Sjöholm, L. Lindh, *VHDL for Designers*, Prentice Hall, 1997
9. R.S. Cooper, *The Designer's Guide to Analog&Mixed-Signal Modeling Illustrated with VHDL-AMS and MAST*, Avant!Corporation, 2001
10. D.L. Perry, *VHDL: Programming by Example*, McGraw-Hill, 2002
11. P.P.Chu, *RTL Hardware Design Using VHDL*, Willey-Interscience, 2006.
12. \*\*\* The Design Center, *Circuit Analysis Reference Manual*, MicroSim Corp., 1994
13. [www.pspice.com](http://www.pspice.com) - manuale de utilizare Pspice A/D 9.2, analiza circuitelor
14. <http://www.vhdl-online.de/~vhdl> - VHDL tutorial, aplicatii
15. [www.eda.org](http://www.eda.org) - Electronic Design Automation

### Semnături:

Data:	Titular curs:	Burdia Dănuț
	Titulari aplicații:	Burdia Dănuț